

Fail-safe system and use thereof

Patent Number: EP0779200, A3, B1
 Publication date: 1997-06-18
 Inventor(s): MATSUDA YASUYOSHI (JP); NAKATSUJI NAOHIRO (JP)
 Applicant(s): SUMITOMO WIRING SYSTEMS (JP)
 Requested Patent: JP9101802
 Application Number: EP19960115839 19961002
 Priority Number(s): JP19950258572 19951005
 IPC Classification: B62D6/00
 EC Classification: B62D5/04
 Equivalents: DE69619635D, DE69619635T, JP3003556B2, US5790419
 Cited patent(s): US4992671; JP3031065

Abstract

To automatically terminal a fail-safe state so as to obviate the need for a return operation which is necessary with a prior art fail-safe system. When an abnormality detection signal of Lo and a pulse having a frequency outside a specified range are input to set and reset terminals S, R of an R-S Flip-Flop (R-SFF) 24, respectively, a microcomputer 14 is determined to be in its abnormal state and an output of Hi is output from a Q output terminal of the R-SFF 24 to stop the operation of a motor 20. In this way, a so-called fail-safe state is established. When the abnormality detection signal of Hi and the pulse having a frequency within the specified range are input to the set and reset terminals S, R of the R-SFF 24, respectively, the microcomputer 14 is determined to have returned to its normal state and an output of Lo is output from the Q output terminal of the R-SFF 24 to resume the operation of the motor 20. Thus, the operation of the motor 20 can be controlled according to the operation of a power

window switch 16. 

Data supplied from the esp@cenet database - I2

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-101802

(43) 公開日 平成9年(1997)4月15日

(51) Int.Cl.⁶

識別記号

庁内整理番号

F I

技術表示箇所

G 0 5 B 9/02

G 0 5 B 9/02

E

B 6 0 J 1/17

B 6 0 J 1/17

A

審査請求 未請求 請求項の数4 O L (全 6 頁)

(21) 出願番号 特願平7-258572

(22) 出願日 平成7年(1995)10月5日

(71) 出願人 000183406

住友電装株式会社

三重県四日市市西末広町1番14号

(72) 発明者 松田 安可

三重県四日市市西末広町1番14号 住友電装株式会社内

(72) 発明者 中辻 直宏

三重県四日市市西末広町1番14号 住友電装株式会社内

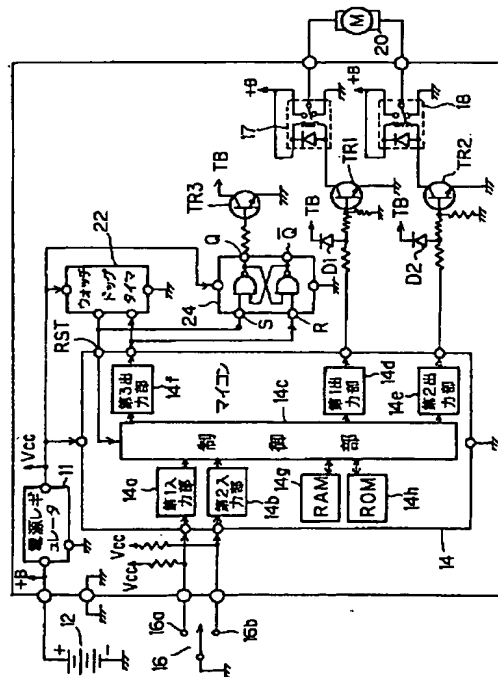
(74) 代理人 弁理士 吉田 茂明 (外2名)

(54) 【発明の名称】 フェイルセーフ装置

(57) 【要約】

【課題】 フェイルセーフの自動解除を行い、従来のような復帰操作を不要にする。

【解決手段】 R-SFF24のセット、リセット端子S、RそれぞれにL_oの異常検出信号及び所定範囲外の周波数のパルスが入力したときに、マイコン14が異常であると判断してR-SFF24のQ出力端子からのH_i出力により負荷であるモータ20の動作を停止し、いわゆるフェイルセーフを行い、R-SFF24のセット、リセット端子S、RそれぞれにH_iの異常検出信号及び所定範囲内の周波数のパルスが入力したときに、マイコン14が正常復帰したとして、R-SFF24のQ出力端子からのL_o出力によりモータ20の停止を解除し、パワーウィンドスイッチ16の操作に応じたモータ20の動作制御を可能にする。



【特許請求の範囲】

【請求項1】 正常時に一定周波数のパルスを出力する制御手段により負荷の動作を制御し、前記制御手段からの前記パルスを異常検出手段に入力し、前記異常検出手段により前記パルスの周波数が所定範囲内にあるか否か検知し、所定範囲内にないときに前記制御手段に異常があるとして、前記異常検出手段からの一方レベルの異常検出信号により前記制御手段にリセット信号を出力してリセット状態にすると同時に、停止手段により前記負荷の動作を停止させるフェイルセーフ装置において、前記異常検出信号及び前記パルスを前記停止手段に入力し、一方レベルの前記異常検出信号及び前記所定範囲外の周波数の前記パルスの入力時に、前記停止手段により前記負荷の動作を停止させ、他方レベルの前記異常検出信号及び前記所定範囲内の周波数の前記パルスの入力時に、前記停止手段による前記負荷の停止を解除するようにしたことを特徴とするフェイルセーフ装置。

【請求項2】 前記停止手段がR-Sフリップフロップから成り、このR-Sフリップフロップのセット端子に前記異常検出信号、リセット端子に前記パルスをそれぞれ入力することを特徴とする請求項1記載のフェイルセーフ装置。

【請求項3】 前記異常検出手段がウォッチドッグタイマから成ることを特徴とする請求項1または2記載のフェイルセーフ装置。

【請求項4】 前記制御手段がマイクロコンピュータから成ることを特徴とする請求項1、2または3記載のフェイルセーフ装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、負荷の動作を制御する制御手段からの一定周波数のパルスを異常検出手段に入力し、パルスの周波数が所定範囲内にないときに制御手段に異常があるとして、異常検出手段により制御手段をリセット状態にすると同時に、停止手段により負荷の動作を停止させるフェイルセーフ装置に関する。

【0002】

【従来の技術】従来、モータ等の負荷の動作を制御する制御手段に異常があるときに、負荷の動作を停止させるフェイルセーフ装置は、例えば特開平3-31065号公報に記載のものが有り、この装置は図5に示すように構成されている。

【0003】即ち、図5に示すように、図示されていない負荷の動作を制御するマイクロコンピュータ（以下マイコンと称する）1は、正常であればパルス出力端子Poから一定周波数のパルスを出力し、ウォッチドッグタイマ2がマイコン1からのパルスの周波数を監視し、この周波数が所定範囲内にあるか否かによりマイコン1が正常か異常かを判断するようになっている。

【0004】そして、マイコン1に異常が発生すると、

マイコン1のフェイル出力端子Pfからフェイルセーフ回路4に第1のフェイル信号が出力され、フェイルセーフ回路4の出力によりリレーやトランジスタなどの負荷駆動手段が停止状態に制御される。

【0005】一方、マイコン1の暴走等の異常により、マイコン1のパルスの出力が停止或いはその周波数が変化し、周波数が所定範囲から外れるため、ウォッチドッグタイマ2によりマイコン1が異常であると判断されてウォッチドッグタイマ2から例えばローレベル（以下L₀という）の異常信号が出力され、このL₀の異常信号がラッチ回路3によりラッチされてマイコン1のリセット端子RSTがL₀に保持され、マイコン1がリセットされると同時に、このラッチ回路3のL₀の出力信号が第2のフェイル信号としてフェイルセーフ回路4に入力され、マイコン1が正常状態に復帰した場合に不用意にマイコン1が再作動しないようにしている。

【0006】

【発明が解決しようとする課題】しかし、上記した構成では、電源を再投入するか或いはラッチ回路3をリセットしない限り通常動作に復帰せず、復帰のための操作が必要で手間がかかるという問題がある。

【0007】この発明が解決しようとする課題は、フェイルセーフの自動解除を行い、従来のような復帰操作を不要にすることにある。

【0008】

【課題を解決するための手段】請求項1記載の発明は、正常時に一定周波数のパルスを出力する制御手段により負荷の動作を制御し、前記制御手段からの前記パルスを異常検出手段に入力し、前記異常検出手段により前記パルスの周波数が所定範囲内にあるか否か検知し、所定範囲内にないときに前記制御手段に異常があるとして、前記異常検出手段からの一方レベルの異常検出信号により前記制御手段にリセット信号を出力してリセット状態にすると同時に、停止手段により前記負荷の動作を停止させるフェイルセーフ装置において、前記異常検出信号及び前記パルスを前記停止手段に入力し、一方レベルの前記異常検出信号及び前記所定範囲外の周波数の前記パルスの入力時に、前記停止手段により前記負荷の動作を停止させ、他方レベルの前記異常検出信号及び前記所定範囲内の周波数の前記パルスの入力時に、前記停止手段による前記負荷の停止を解除するようにしたことを特徴としている。

【0009】従って、請求項1記載の発明によれば、停止手段に一方のレベルの異常検出信号及び所定範囲外の周波数のパルスが入力されると、制御手段は異常であると判断されて停止手段により負荷の動作が停止される。

【0010】これに対し、停止手段に他方のレベルの異常検出信号及び所定範囲内の周波数のパルスが入力されると、制御手段は正常であると判断されて負荷の停止が解除されるため、停止手段により負荷の動作が停止され

た状態で制御手段の正常復帰が確認された場合には、従来のような復帰操作を行うことなく負荷の停止解除を自動的に行うことができる。

【0011】このとき、請求項2記載のように、停止手段がR-Sフリップフロップから成り、このR-Sフリップフロップのセット端子に異常検出信号、リセット端子に制御手段からのパルスそれぞれを入力するとよい。

【0012】また、請求項3記載のように、異常検出手段がウォッチドッグタイマから成り、更に請求項4記載のように、制御手段がマイクロコンピュータから成ると効果的である。

【0013】

【発明の実施の形態】図1はこの発明の一実施形態のブロック図、図2ないし図4は動作説明図である。

【0014】図1は自動車のパワーウィンドウ制御装置に適用した例であり、図1に示すように、電源レギュレータ11によりバッテリー12の電圧が所定値に調整されて制御手段であるマイコン14を始めとする各部に供給され、マイコン14にはパワーウィンドウスイッチ16の切換状態に応じた信号が入力されるようになっており、パワーウィンドウスイッチ16のUP端子16a及びDOWN端子16bはそれぞれプルアップ抵抗を介して電源レギュレータ11の出力端子に接続されると共にマイコン14の第1、第2入力部14a、14bを介して制御部14cに接続され、第1または第2入力部14a、14bを介して制御部14cによりパワーウィンドウスイッチ16がUP端子16aまたはDOWN端子16bのどちらに切り換わっているのか或いは中立状態にあるのかが判断される。

【0015】そして、パワーウィンドウスイッチ16がUP、DOWN端子16a、16bそれぞれに切り換わっている場合、制御部14cからのハイレベル（以下Hiという）の制御信号がマイコン14の第1、第2出力部14d、14e及び限流抵抗を介してNPN型第1、第2トランジスタTR1、TR2のベースに入力され、トランジスタTR1、TR2のオンによりアップ側リレー17、ダウン側リレー18が作動して負荷であるモータ20にアップ方向、ダウン方向にそれぞれバッテリー12からの電流が流れ、窓の開、閉が行われる。尚、第1、第2トランジスタTR1、TR2のベースはそれぞれダイオードD1、D2のアノード、カソードを介して後述する第3トランジスタのコレクタに接続されている。

【0016】ところで、マイコン14が正常かどうかを監視するために異常検出手段であるウォッチドッグタイマ22が設けられ、マイコン14の第3出力部14fを介して制御部14cからの一定周波数のパルスがウォッチドッグタイマ22に入力され、ウォッチドッグタイマ22によりこのパルスの周波数が所定範囲内にあるか否かが判断され、マイコン14が正常であればパルス周波数

は所定範囲内にあり、異常であればパルス周波数が変化して所定範囲から外れるため、ウォッチドッグタイマ22によりマイコン14からのパルスの周波数が所定範囲外にあると判断されると、ウォッチドッグタイマ22からマイコン14のリセット端子RSTを介して制御部14cにLoの異常信号が出力され、マイコン14がリセットされる。

【0017】一方、ウォッチドッグタイマ22からの異常信号及びマイコン14からのパルスはR-Sフリップフロップ（以下R-SFFFという）24のセット、リセット端子S、Rにそれぞれ入力され、R-SFFF24は表1に示す真理値表に従ってQ出力端子の状態（及びQバー出力端子の状態）が定まり、Q出力端子のHiにより、ベースがQ出力端子に接続されエミッタがアースされたNPN型第3トランジスタTR3がオンし、第3トランジスタTR3のオンにより、第1、第2トランジスタTR1、TR2のベースがアースされ、マイコン14からのHiの制御信号にも拘わらず第1、第2トランジスタTR1、TR2はオンすることがなく、モータ20の動作が強制的に停止される。

【0018】

【表1】

モード	入力		出力		動作
	S	R	Q	\bar{Q}	
①	L	L	H	H	禁止
②	L	H	H	L	セット
③	H	L	L	H	リセット
④	H	H	変化なし	変化なし	ホールド

【0019】尚、図1中の14gはデータを記憶するマイコン14に内蔵のRAM、14hは各種の制御プログラム等を格納したマイコン14に内蔵のROMである。

【0020】ところで、R-SFFF24の論理について以下に説明すると、まずマイコン14が正常に動作している場合には、ウォッチドッグタイマ22からセット端子Sへの信号はHiであるため、リセット端子RへのパルスがHiのときには表1のモード④となってQ出力端子は変化なしとなり、リセット端子RへのパルスがLoのときには表1のモード③となってQ出力端子はLoとなる。

【0021】このとき、Q出力端子のLoにより第3トランジスタTR3がオンすることではなく、第1、第2トランジスタTR1、TR2はマイコン14からの制御信号に従いオン、オフ制御されてモータ20が駆動される。

【0022】一方、マイコン14が暴走した場合には、マイコン14からウォッチドッグタイマ22への出力がHi（プルアップ状態）またはLo（プルダウン状態）となり、マイコン14のパルス周波数が所定範囲外とな

ることによって、ウォッチドッグタイマ22からマイコン14への出力がL_oとなってセット端子SがL_oとなり、マイコン14からリセット端子Rへの出力がH_iのときには表1のモード④からモード②に移行してQ出力端子はH_iとなり、リセット端子Rへの出力がL_oのときには表1のモード③からモード①に移行してやはりQ出力端子はH_iとなり、フェイルセーフ状態となる。

【0023】このとき、Q出力端子のH_iにより第3トランジスタTR3がオンし、第1、第2トランジスタTR1、TR2のベースがアースされ、マイコン14からのH_iの制御信号にも拘わらず第1、第2トランジスタTR1、TR2はオンすることがなく、負荷であるモータ20の動作が強制的に停止される。

【0024】そして、マイコン14の正常復帰時において、リセット端子RがH_iの状態での暴走時には、ウォッチドッグタイマ22からセット端子Sへの信号がL_oからH_iに変化した後、マイコン14の正常復帰によって出力パルスが安定するまでは表1のモード②からモード④に移行した状態にあり、この間Q出力端子はH_iの状態、即ちフェイルセーフ値に保持され、その後マイコン14が正常状態に完全復帰して出力パルスが安定し、リセット端子RのL_o/H_iへの交互の変化によって表1のモード③と④とに交互に変化し、Q出力端子はL_oを保持されて第3トランジスタTR3がオンすることはない、フェイルセーフが解除される。

【0025】一方、リセット端子RがL_oの状態での暴走時には、ウォッチドッグタイマ22からセット端子Sへの信号がL_oからH_iに変化した後、マイコン14の正常復帰によって出力パルスが安定するまでは表1のモード①からモード③に移行した状態にあり、この間Q出力端子はH_iからL_oに変化してフェイルセーフ値に固定されないことになるため、ウォッチドッグタイマ22からセット端子Sへの信号がL_oからH_iに変化した後、マイコン14の正常復帰によって出力パルスが安定するまではマイコン14の出力パルスをH_iに固定するようにプログラムし、これによってこの間リセット端子RがH_iに固定されて表1のモード①からモード④に移行し、Q出力端子はH_i、即ちフェイルセーフ値に保持され、その後マイコンが完全復帰して出力パルスが安定し、リセット端子RのL_o/H_iへの交互の変化によって表1のモード④と③とに交互に変化し、Q出力端子はL_oを保持されて第3トランジスタTR3がオンすることはない、フェイルセーフが解除される。

【0026】つぎに、一連の動作について図2ないし図4のフローチャートを参照して説明する。

【0027】まず、マイコン14が正常な状態における通常動作について説明すると、図2に示すように、初めての電源投入によりマイコン14にリセットがかかり動作がスタートすると、初期設定動作として第3出力部14fの出力がH_iに設定される(ステップS1)。

【0028】さらに、パワーウィンドウスイッチ16がUP端子16a側に切り換わっているか否かの判定がなされ(ステップS2)、この判定結果がYesであれば第1、第2出力部14d、14eの出力がそれぞれH_i、L_oに設定され(ステップS3)、第1、第2トランジスタTR1、TR2がそれぞれオン、オフしてリレー17、18がそれぞれオン、オフし(ステップS4)、モータ20が正転し(ステップS5)、その後ステップS2に戻る。

【0029】このとき、マイコン14の初期設定後は図3に示す割込ルーチンに移行し、この割込ルーチンは例えば10ms等の一定時間毎に繰り返し実行され、図3に示すように第3出力部14fの出力がH_iであるか否かの判定がなされ(ステップT1)、この判定結果がNoであれば第3出力部14fの出力がH_iに設定され(ステップT2)、一方判定結果がYesであれば第3出力部14fの出力がL_oに設定され(ステップT3)、その後ステップT2の処理を経た後と共にもとのメインルーチンに戻る。

【0030】そして、メインルーチンを示す図2に戻り、上記したステップS2の判定結果がNoであれば、パワーウィンドウスイッチ16がDOWN端子16b側に切り換わっているか否かの判定がなされ(ステップS6)、この判定結果がYesであれば第1、第2出力部14d、14eの出力がそれぞれL_o、H_iに設定され(ステップS7)、第1、第2トランジスタTR1、TR2がそれぞれオフ、オンしてリレー17、18がそれぞれオフ、オンし(ステップS8)、モータ20が逆転し(ステップS9)、その後ステップS2に戻る。

【0031】一方、ステップS6の判定結果がNoであれば、第1、第2出力部14d、14eの出力が共にL_oに設定され(ステップS10)、第1、第2トランジスタTR1、TR2が共にオフしてリレー17、18が共にオフし(ステップS11)、モータ20が停止し(ステップS12)、その後ステップS2に戻る。

【0032】つぎに、フェイルセーフ動作について説明する。

【0033】図4に示すように、マイコン14の正常動作中ウォッチドッグタイマ22によりマイコン14からのパルスの周波数が監視され、このパルス周波数が所定範囲外にあるか否かの判定がなされ(ステップU1)、この判定結果がNoであれば、マイコン14は正常であると判断されてステップU1の判定が繰り返され、一方判定結果がYesであればマイコン14は異常であるため、ウォッチドッグタイマ22からL_oの信号がマイコン14のリセット端子RSTに出力されてマイコン14がリセットされると共に(ステップU2)、R-SFF24のセット端子SがL_oとなり、上記したようにQ出力端子がH_iとなってフェイルセーフが開始される(ステップU3)。

【0034】そして、ウォッチドッグタイマ22へのパルスが強制的にHiに設定され（ステップU4）、その後マイコン14が正常復帰し、マイコン14の出力パルスの周波数が所定範囲内に入ったか否かの判定がなされ（ステップU5）、この判定結果がNoであればマイコン14は未だ正常復帰していないとしてステップU2に戻り、判定結果がYesであればマイコン14が正常復帰したとして、上記したようにしてR-SFF24のQ出力端子がLoとなり、フェイルセーフが解除された後（ステップU6）、ステップU1に戻る。

【0035】従って、上記実施形態によれば、R-SFF24のセット、リセット端子S、RそれぞれにLoの異常検出信号及び所定範囲外の周波数のパルスが入力されると、マイコン14は異常であると判断されてR-SFF24のQ出力端子からのHi出力により負荷であるモータ20の動作が停止され、いわゆるフェイルセーフ状態となり、R-SFF24のセット、リセット端子S、RそれぞれにHiの異常検出信号及び所定範囲内の周波数のパルスが入力されると、マイコン14が正常復帰したとして、R-SFF24のQ出力端子からのLo出力によりモータ20の停止が解除され、パワーウィンドウスイッチ16の操作に応じてモータ20の動作が制御されるため、フェイルセーフの自動解除を行うことができ、従来のような復帰操作が不要になる。

【0036】また、停止手段をR-SFF24により構成し、異常検出手段をウォッチドッグタイマ22により構成すると、これらをIC化することが可能になるため、装置のユニット化を図ることができ、ユニットとしての暗電流の抑制に非常に有効である。

【0037】なお、上記実施形態では、R-SFF24のQ出力を用いた場合について説明したが、Qバー出力

を利用してもよいのは勿論である。

【0038】また、異常検出手段、停止手段はそれぞれ上記したウォッチドッグタイマ、R-SFFに限るものではない。

【0039】

【発明の効果】以上のように、請求項1記載の発明によれば、停止手段に一方のレベルの異常検出信号及び所定範囲外の周波数のパルスが入力されると、制御手段は異常であると判断されて停止手段により負荷の動作が停止され、他方レベルの異常検出信号及び所定範囲内の周波数のパルスの入力されると、制御手段は正常であるとして停止手段による負荷の停止が解除されるため、フェイルセーフの自動解除を行うことができ、従来のような復帰操作が不要になり、信頼性の向上を図ることが可能になる。

【図面の簡単な説明】

【図1】この発明の一実施形態のブロック図である。

【図2】この発明の一実施形態の動作説明用フローチャートである。

【図3】この発明の一実施形態の動作説明用フローチャートである。

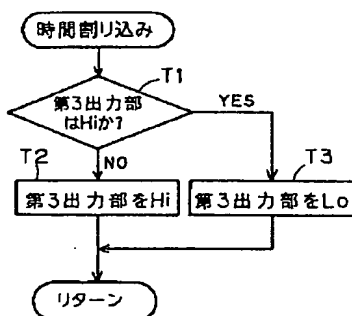
【図4】この発明の一実施形態の動作説明用フローチャートである。

【図5】従来例のブロック図である。

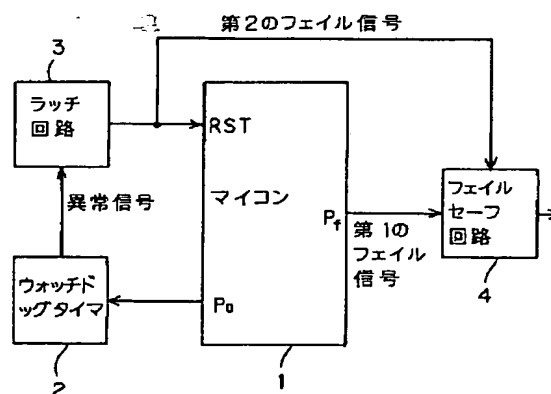
【符号の説明】

14 マイコン（制御手段）
20 モータ
22 ウォッチドッグタイマ（異常検出手段）
24 R-SFF（停止手段）
TR1, TR2 第1, 第2トランジスタ

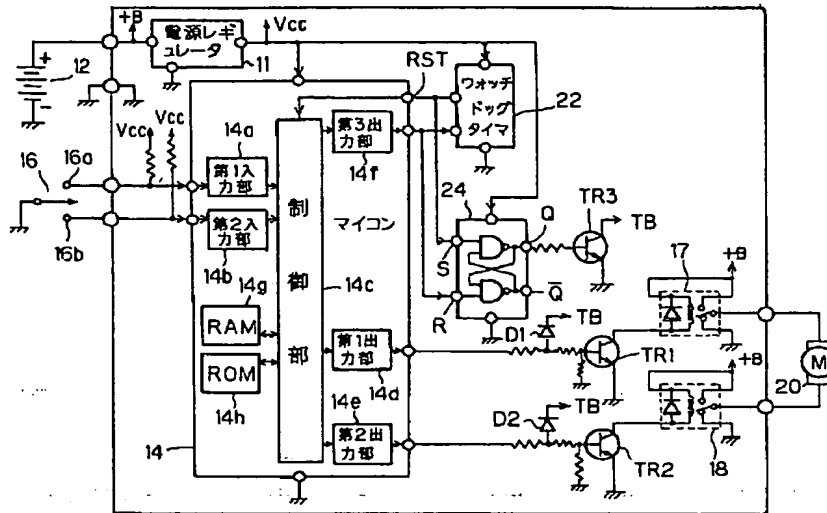
【図3】



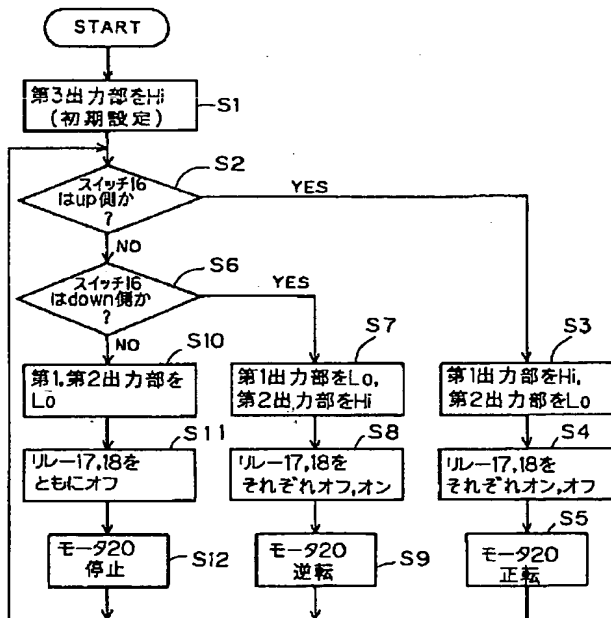
【図5】



【図1】



【図2】



【図4】

